

離散時間系 RF ミキサの解析と設計

荒木 純道^{†a)}

An Analysis and Design of RF Mixers in Discrete Time Domain

Kiyomichi ARAKI^{†a)}

あらまし アナログ RF ミキサの新たな設計手法として、離散時間系での設計が着目されている。ここでは離散時間系システムの動作原理を従来の連続時間系システムと対比しながら紹介していく。このシステムにおける基本要素は ON/OFF 動作するスイッチと静電容量であり、ほぼ瞬時に行われる複数容量間の電荷の再配分動作とその後の保持動作が、必要なアナログ RF 回路におけるフィルタリング機能と周波数変換機能とを齎してくれることを説明する。またこのような回路実現が可変性を有ししかも素子ばらつきの耐性を備えていることを明らかにしていく。更に離散時間系の雑音解析を示し、低 NF 設計の指針を与える。最後に離散時間系と連続時間系とのハイブリッド回路構成の応用例を与える。

キーワード 離散時間系, 連続時間系, 電荷共有, アナログ RF 集積回路

1. まえがき

無線通信を目的とした RF 回路に要求される代表的な機能には

- 信号増幅
- 周波数変換
- フィルタリング

がある。勿論、無線機には RF 回路以外にも BB 回路が必要であり、変復調、符号復号化、DFT/IDFT などの重要な機能も要請されているが、ここでは RF 回路の実現に話を絞ることにする。

一方、回路と信号の動作は

- 連続時間系：連続変数 t の関数、フーリエ変換
- 離散時間系：時間間隔 T の時系列、 z 変換

に大別される。

アンテナや無線伝播の世界における信号動作は昔から連続時間系であり、アナログ通信の時代では RF 回路中の信号動作も連続時間系であった。しかしアナログ集積回路の微細化高集積化の進展とともに無線機の RF 回路実現方法に離散時間系という新たな考えが導入されてきた。

離散時間系 RF 回路の基本要素は ON/OFF スwitch と静電容量である。また、クロック信号も回路動作の重要な資源になっている。例えば、 M 倍のクロック長のクロック信号を用いることにより、 M 倍間引き処理による M 次の FIR フィルタ動作が実現できる。更にクロック長自体を可変することにより素子値を全く変更することなしに回路の周波数特性を周波数軸方向に関して伸縮させることができる。

なお離散時間系における時系列の情報とはスイッチの ON/OFF 切り替え時刻に電荷共有再配分が瞬時に完了しその電荷が次のスイッチング時刻まで保持される電荷量のことを意味している。簡単に言って、離散時間系の応答信号波形は「階段近似」波形である。更に、電荷の共有・再配分の比率は静電容量の絶対値ではなくて、静電容量の比で決定されるという特長を獲得し、このことが PVT 耐性に強いという集積回路向けの回路実現手段ということになる。詳しくは後程議論する。以上の特長を考慮すると離散時間系 RF 回路はマルチバンド・マルチモード動作が要求されるソフトウェア無線機とも親和性が高いと考えられる。

スイッチと容量を回路の基本要素とする離散時間系回路は、まず 1980 年代に SCF (スイッチド・キャパシタ・フィルタ) という形で BB 帯での信号処理として提案された。ただし、SCF においては周波数変換機能は用いられず、入力信号と出力信号とは同一の周波

[†] 東京工業大学大学院理工学研究科, 東京都

Faculty of Engineering, Tokyo Institute of Technology, 4-12-1-S3-5 Ookayama, Meguro-ku, Tokyo, 152-8552 Japan

a) E-mail: araki@mobile.ee.titech.ac.jp

数帯 (BB 帯) に存在していた。

一方、回路配線の変更若しくは開閉が一定のクロック時間に従って行われるということは、この種の回路は周期的な時変回路ということであり、本質的にクロック周波数 $f_s = 1/T$ の整数倍の周波数変換を齎すということを意味する。その機能を活用すれば無線機で必要な周波数変換機能も同時に組み込むことができる。

本論文は以下の構成からなっている。2. ではオーディオ用に用いられた SCF の利点と課題を、3. では連続時間系と離散時間系との関連と相違点を紹介する。次に 4. 以降でダイレクトサンプリングミキサを中心に離散時間系 RF アナログ回路の解析設計手法を説明する。更に 8., 9. で離散時間系の雑音解析と離散・連続ハイブリッド系の回路解析手法を述べる。最後の 10. はまとめである。

2. スイッチトキャパシタフィルタ

離散時間アナログ信号処理を用いることで、IC 化に適した構成を実現したものとしては、スイッチトキャパシタフィルタ (SCF) というものがある。FET スイッチ、キャパシタ、オペアンプとから構成され、容量から容量への電荷の転送を動作の基本とする。特性の精度、安定性が良く、ダイナミックレンジが広いのでオーディオ等のアプリケーションにおいて使用されてきた [2]。しかし、SCF は、オペアンプを使用する必要性から高速なアプリケーションには用いられず低電源電圧下での動作にも不向きであった。前述の文献 [1] では、オペアンプを用いないパッシブ型の SCF を使用することで、高速動作を実現し、無線通信の RF 回路に SCF を適用した。

3. 連続時間系と離散時間系のちがいは

離散時間系では連続時間信号の途中経過には着目せず、ある時間間隔ごとの値に着目する。アナログ回路の過渡状態を計算する必要はなく、サンプル間隔 T_S ごとの離散的な回路の定常状態を対象にして設計を行う。つまり、静電容量に蓄えられる電荷量は階段状の変化 (瞬時的な跳躍と保持) を行う。そして跳躍量が容量比で決定されている。それゆえ、SCF は以下の特徴をもつ。

- 容量比とクロック周波数で帯域幅はじめ周波数特性が決まる。
- $R = T_S/C$ で記述できるクロック周波数で制御

可能な「等価抵抗」を実現できる。

- クロック周波数の変更により、周波数軸方向に特性を伸縮可能である。

パッシブ型 SCF の設計パラメータは容量比とクロックである。微細プロセスにおいては容量の絶対値を正確に作ることは困難であるが、容量比の精度は高い。微細化が進めば進むほどクロック周波数は高くなる。RF 回路を CMOS で設計すれば同一チップ上のデジタル回路によってクロックや容量比を設定することも容易である。オペアンプを用いないパッシブ型の SCF であれば、低電圧下において高速動作も可能である。つまり、パッシブ型 SCF は微細 CMOS プロセスとの親和性が非常に高く可変性に優れる。

4. ダイレクトサンプリングミキサ [3]

離散時間処理を用いた回路構成は幾つか例があるが、ここでは、一例として前述の文献 [1] の離散時間受信機を説明する。図 1 に離散時間受信機の構成を示す。入力の振幅連続・時間連続の信号をサンプリングすることで周波数変換とともに振幅連続・時間離散の信号とし、キャパシタ間の電荷の伝達と共有によってフィルタリングとデシメーションを行い ADC の要求性能を緩和し、離散時間処理を行うのが、ダイレクトサンプリングミキサ (DSM) である。図 2 に DSM の回路構成を示す。

以降で、DSM に用いられた離散時間処理を説明する。

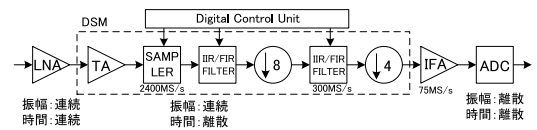
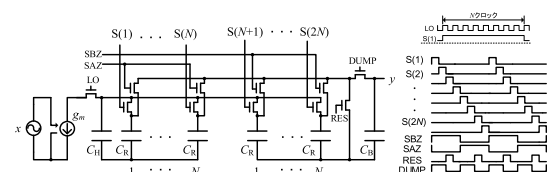


図 1 離散時間受信機の構成
Fig. 1 Discrete-time receivers.



(a) 回路構成
Circuit Architecture
(b) クロック図
Clock Timing

図 2 ダイレクトサンプリングミキサの構成
Fig. 2 Direct sampling mixers.

5. 電荷サンプリングによる周波数変換

DSM は入力信号電圧を TA で電流に変換し、LO 信号の半周期の間容量に入力電荷を蓄積することで、電荷サンプリングによる周波数変換を行う。ここで移動平均付きの積分操作がなされ、連続時間系から離散時間系への変換が行われる。出力信号の周波数スペクトル $V(\omega)$ は、入力信号の周波数スペクトルを $G(\omega)$ とすると次式で表される。

$$V(\omega) = \sum_{k=-\infty}^{\infty} G(\omega + k\omega_s) \cdot \text{Sinc}((\omega + k\omega_s)T_s/4) \cdot (e^{j(\omega + k\omega_s)})/2 \quad (1)$$

DSM では入力信号にほぼ一致した周波数の LO でサンプリングを行う。つまり、 $k = 1$ 以外の入力周波数成分を十分に抑圧（アンチエイリアシング）しなければならない。インパルスサンプリングでは、出力信号のスペクトルは、入力信号のスペクトルがサンプリング周波数を周期として無限にくり返されたものになるが、電荷サンプリングではエイリアシングに Sinc のノッチを当てて、不要信号の抑圧を行う。

6. 基本的なパッシブ型 SCF

ここでは、図 2 の DSM に用いられている基本的なパッシブ型 SCF の動作原理を述べる。

6.1 離散時間アナログ FIR フィルタ

(a) 電荷蓄積型 FIR

図 3(a) に電荷蓄積型 FIR の構成を示す。クロックがハイになる時間に容量に入力電荷が蓄積される。図 2 の DSM の入力部にて使用されている。

この動作は式 (2) で表される差分方程式で記述できる。z 変換すると式 (3) となり、伝達関数は式 (4) で表される FIR となる。フィルタリングが行われると同時に出力のレートは $1/M$ にデシメーションされる。図 3(b) に周波数特性の一例を示す。

$$ax(n) + ax(n-1) + \dots + ax(n-(M-1)) = (C_H + C_R)y(n) \quad (2)$$

$$aX + z^{-1}aX + \dots + z^{-(M-1)}aX = (C_H + C_R)Y \quad (3)$$

$$H = \frac{Y}{X} = \frac{a}{(C_H + C_R)} \frac{1 - z^{-M}}{1 - z^{-1}} \left(a = \frac{g_m T_{LO}}{\pi} \right) \quad (4)$$

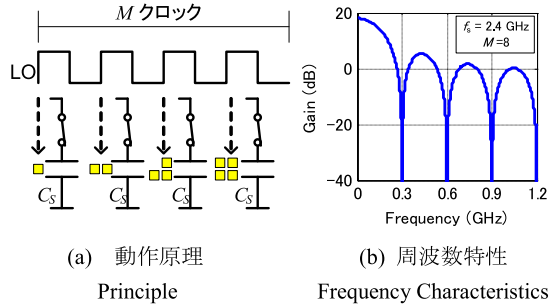


図 3 電荷蓄積型 FIR フィルタの動作と周波数特性

Fig. 3 Charge stored type FIR filters.

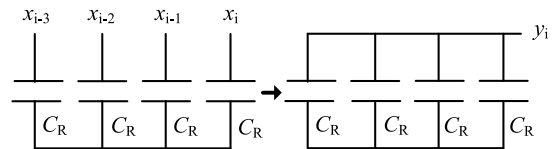


図 4 電荷共有型 FIR フィルタの動作
Fig. 4 Charge sharing type FIR filters.

(b) 電荷共有型 FIR

図 4 に電荷共有型の FIR の構成を示す。電荷が蓄積された複数のキャパシタが電荷共有を行う。図 2 の DSM の出力部にて使用されている。この動作は式 (5) で表される差分方程式で記述できる。z 変換すると式 (6) となり、伝達関数は式 (7) で表される FIR となる。フィルタリングが行われると同時に出力のレートは $1/N$ にデシメーションされる。図 3(b) と同様の周波数特性を得ることができる。ここでは容量の値を同じにしたが、容量の値を異なるものにすれば係数に重み付けのついた FIR を実現できる。

$$C_R x(n) + C_R x(n-1) + \dots + C_R x(n-(N-1)) = M C_R y(n) \quad (5)$$

$$C_R X + z^{-1} C_R X + \dots + z^{-(N-1)} C_R X = N C_R Y \quad (6)$$

$$H = \frac{Y}{X} = \frac{1}{N} \cdot \frac{1 - z^{-N}}{1 - z^{-1}} \quad (7)$$

6.2 離散時間アナログ IIR フィルタ

図 5 に電荷共有型の IIR フィルタの構成を示す。入力電荷が蓄積された容量と一周期前の出力電荷が蓄積された容量とが電荷共有を行う。図 2 の DSM の入力部にて使用されている。

この動作は式 (8) で表される差分方程式で記述できる。z 変換すると式 (9) となり、伝達関数は式 (10) で

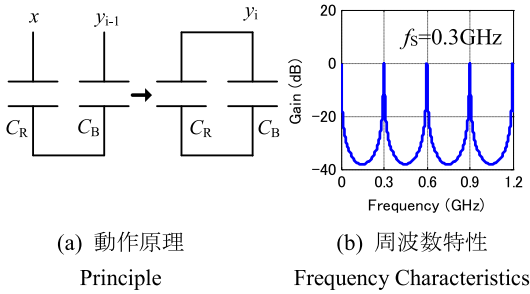


図 5 電荷共有型 IIR フィルタの動作と周波数特性
Fig. 5 Charge sharing type IIR filters.

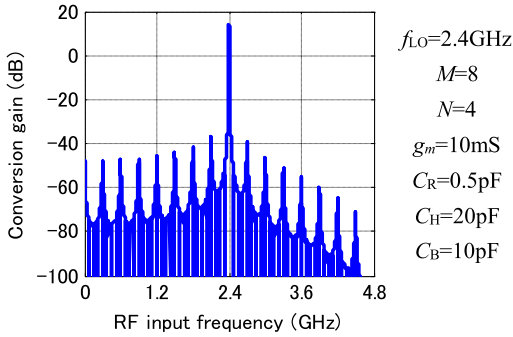


図 6 DSM 全体での周波数特性の一例
Fig. 6 Overall frequency characteristics of DSM.

表される IIR となる．図 4 (b) に周波数特性の一例を示す．

$$C_R x(n) + C_B y(n-1) = (C_R + C_B) y(n) \quad (8)$$

$$C_R X + z^{-1} C_B Y = (C_R + C_B) Y \quad (9)$$

$$H = \frac{Y}{X} = \frac{C_R}{C_R + C_B(1 - z^{-1})} \quad (10)$$

カットオフ周波数は次式で表される．

$$f_{3dB} = f_S C_R / (2\pi C_B) \quad (11)$$

クロック周波数と容量比で帯域幅が決まることがわかる．

6.3 DSM トータルとしての特性

図 6 に DSM トータルとしての周波数特性を示す．IIR によって通過域で急しゅんな特性を得るとともに，IIR のピークに FIR のノッチをあてることによって広帯域な抑圧特性が得られていることがわかる．

これまでに多数のパッシブ型 SCF の発表があるが，基本的には，ここで示したパッシブ型 SCF の動作を基本としている．

ただし，DSM に用いられた離散時間フィルタの特

性は通過域近傍において単純な 2 次の IIR 特性にすぎない．以降では，離散時間アナログフィルタで更に多様なフィルタ特性を得るための手法を説明する．

7. パッシブ型 SCF の周波数特性の改善

パッシブ型 SCF はキャパシタに蓄積された電荷の再分配だけで伝達関数が決まるため，実現できる特性に制限がある．ここでは，その制約下においてもさまざまな特性を実現するための手法を紹介する．

7.1 FIR フィルタの高次化

これまで紹介した FIR は 1 次の Sinc 特性をもつが，FIR を構成する複数の容量の接続順序を適切に制御することで Sinc の 2 乗特性を実現できる．文献 [3] ではパッシブ型 SCF を可変性の高い SDR に適したベースバンド (BB) フィルタとして発表している．周波数変換は行わずに BB フィルタとして用いている点も特徴的である．

7.2 FIR フィルタと IIR フィルタの合成による広帯域化 [4]

電荷共有型 IIR において 1 周期前の出力電荷の位相を 180 度ずらして電荷共有を行うことで，IIR のピークをシフトすることができる．この IIR と FIR を合成することで広帯域な通過域を実現することができる．ただし，帯域幅 $\cong f_s/2$ で折り返しが $n f_s$ に現れるので，折り返しの抑圧用の回路が必要となる．UWB 向けの BB フィルタとして発表されている．

7.3 高次の離散時間アナログ IIR フィルタ

IIR フィルタが狭帯域特性を決めるため，IIR フィルタの高次化の検討が行われている．

(a) 縦続型 [5]

DSM を縦続に接続して，伝達関数の高次化を行う構成が提案されている．フィルタ次数を高めることができるが，段数の増加とともに利得が低下してしまう．

(b) 並列型 [6]

DSM を並列に接続して，伝達関数の高次化を行う．分子にも多項式を実現できるため，零点を実現できる．減衰極を実現し，近接妨害波除去特性を高めることができる．

7.4 離散時間アナログ IIR フィルタにおける複素零点の実現手法 [7]

90 度位相のずれた 4 相のクロックで入力信号をサンプルすることで，伝達関数に複素係数を実現することができる．複素係数の実現によって，LO 信号周波数に対して左右非対称なフィルタ特性を得て，イメー

ジ除去が可能となる。

7.5 離散時間アナログ IIR フィルタにおける複素極の実現手法

(a) パッシブ型での実現方法 [8]

1, 2 周期前の出力電位を保持し, 入力電荷と合成することで伝達関数の分母に 2 次の多項式を実現し, 複素極を実現できる。ただし, 電荷共有では係数を任意に設定できず, 複素極の実現範囲にも制限がある。

(b) ボルテージフォロワでの実現方法 [9]

IIR を実現する電荷共有型を行う際に, 1 周期前の結果に重み付けをして共有に使用し, 同時に共有結果のコピーを保持することで, 分母多項式の係数を任意に選択できるようになる。電位のコピーをボルテージ

フォロワ, 重み付けを容量の直並列変換で行う構成が提案されている。パタワース, チェビシェフ特性といった通常のフィルタ設計を行うことができる。

7.6 高調波除去

LO が矩形波でのサンプリングでは, LO の奇数倍の周波数をもつ入力信号が所望信号に重なってダウンコンバートされてしまう。不要な高調波成分を除去する離散時間型の構成が提案されている。TA を複数用意することで擬似的に LO を正弦波に近づける方法 [10], オーバサンプリングしてサンプリング容量に重み付けを行う方法 [11], などの提案がある。

8. 離散時間系の雑音解析

DSM の低 NF 化設計を行うためには, 離散系システムの雑音解析を行う必要がある。特に ON/OFF スイッチが発生する雑音がどのように出力に現れるかを連続時間系の雑音と併せてそのメカニズムを明らかにする必要がある [12], [13]。図 7 に出力雑音スペクトラムを, 図 8 に NF 特性を示す。

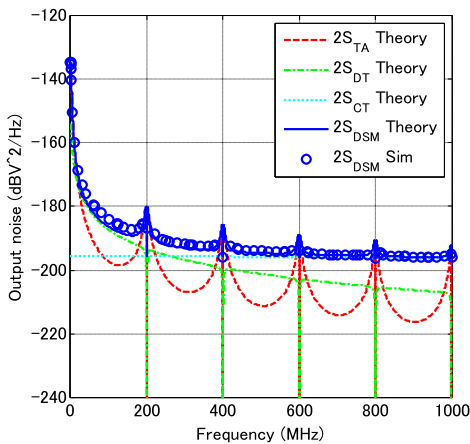


図 7 DSM の出力雑音スペクトラム
Fig. 7 Output noise power spectrum.

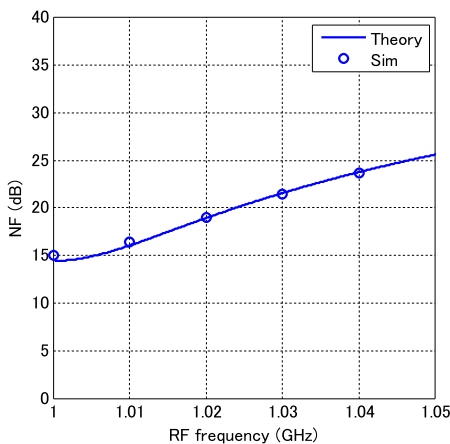


図 8 DSM の NF
Fig. 8 NF of DSM.

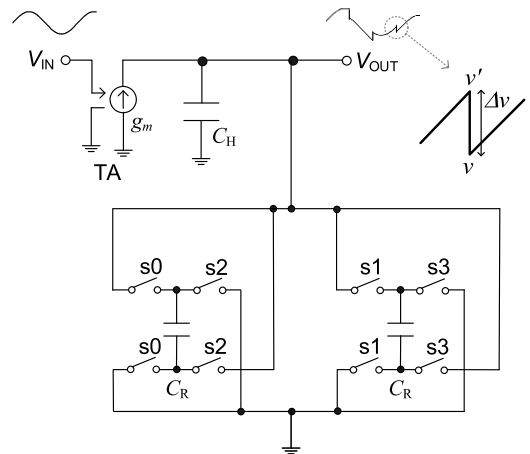


図 9 周期時変連続時間系回路の一例
Fig. 9 Periodic time-variant continuous-time circuit.

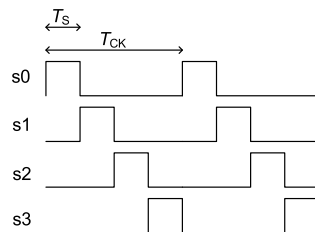


図 10 タイミングチャート
Fig. 10 Timing chart.

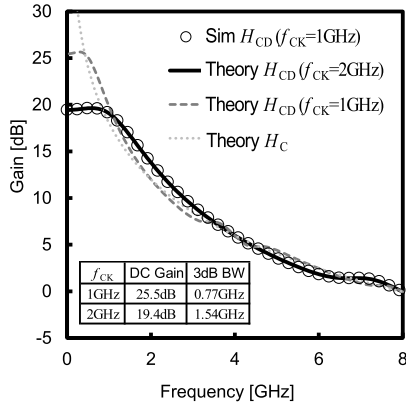


図 11 理論とシミュレーションの比較

Fig. 11 A comparison between theory and simulation.

9. 離散・連続ハイブリッド系

図 9 及び図 10 に示すように微細 CMOS プロセスでの設計に適した広帯域 BB アナログ回路向けのイコライザとして、連続時間系と離散時間系とのハイブリッド構成が提案されている [14], [15]。図 11 に示されているようにこの回路構成では、連続時間系の gmC 積分回路と並列に周波数特性を有する等価コンダクタンスが離散時間系で実現されていることが分かる。

10. むすび

離散時間処理は微細 CMOS プロセスとの親和性が高く可変性にも優れており、ソフトウェア無線用 LSI を実現するのに適した回路として期待されている。本論文では、DSM に用いられた構成をベースとして、離散時間アナログフィルタを説明し、更に高度な離散時間アナログフィルタの設計手法を紹介した [16]。

謝辞 資料作成に当たって多大なご協力を頂いた森下陽平博士（パナソニック（株））にこの場を借りてお礼申し上げます。

文 献

- [1] R.B. Staszewski, et al., "All-digital frequency synthesizer and discrete-time receiver for Bluetooth radio in 130-nm CMOS," IEEE J. Solid State Circuits, vol.39, no.12, pp.2284–2286, Dec. 2004.
- [2] 武部 幹, 岩田 穆, 高橋宣明, 國枝博昭, スイッチトキヤバシタ回路, 現代工学社, 1985.
- [3] R. Bagheri, et al., "Software-defined radio receiver: Dream to reality," IEEE Commun. Mag., vol.44, no.8, pp.111–118, Aug. 2006.
- [4] A. Yoshizawa and S. Iida, "An equalized ultra-

wideband channel-select filter with a discrete-time charge-domain band-pass IIR filter," CICC Dig. Tech. Papers, pp.707–710, June 2007.

- [5] K. Muhammad, et al., "Technique for improving anti-aliasing and adjacent channel interference filtering using cascaded passive IIR filter stages combined with direct sampling and mixing," U.S. Patent Application Publication, US2005/0104654 A1, May 2005.
- [6] Y. Morishita, et al., "Design and fabrication of serial parallel connection of direct sampling mixer," IEICE Trans. Electron. (in Japanese), vol.J90-C, no.12, pp.903–912, Dec. 2007.
- [7] Y. Morishita, et al., "Design of a direct sampling mixer with a complex coefficient transfer function," IEICE Trans. Electron., vol.E95-C, no.6, pp.999–1007, June 2012.
- [8] 山下知憲, 和田和子, 田所嘉昭, "複素極を有するダイレクトサンプリングミキサによる通過域端特性の改善," 電気学会電子回路研究会, ECT-08-89, pp.29–33, Nov. 2008.
- [9] H. Shiozaki and K. Araki, "Wide-band direct sampling mixer with complex-pole synthesis," Proc. APMC, pp.1031–1034, Dec. 2010.
- [10] H. Shiozaki, T. Nasu, and K. Araki, "Design and measurement of harmonic rejection direct sampling mixer," Proc. APMC, pp.293–296, Dec. 2009.
- [11] Z. Ru, E. Klumperink, and B. Nauta, "A discrete-time mixing receiver architecture with wideband harmonic rejection," IEEE ISSCC Dig. Tech. Papers, pp.322–616, Feb. 2008.
- [12] C.A. Gobet and A. Knob, "Noise generated in switched capacitor networks," IEE Electronics Letters, vol.16, no.19, pp.734–735, 1980.
- [13] 森下陽平, 斉藤展昭, 滝波浩二, 荒木純道, "ダイレクトサンプリングミキサの雑音解析," 電学論 (C), vol.34, no.8, pp.1002–1009, Aug. 2014.
- [14] 森下陽平, 斉藤展昭, 水野敏一, 高橋和晃, "離散時間アナログ回路を用いた広帯域低域通過フィルタの検討," 信学総大, C-12-4, March 2015.
- [15] 荒木純道, 森下陽平, "連続時間系と離散時間系のハイブリッド回路の解析," 信学ソ大, Sept. 2015.
- [16] 荒木純道, 森下陽平, ダイレクトサンプリングミキサを用いた離散時間受信技術, MWE2012.

(平成 27 年 7 月 22 日受付, 11 月 11 日公開)



荒木 純道 (正員：フェロー)

1949 年生まれ。1971 年埼玉大学にて工学学士，東京工業大学にて 1973 年，電子物理学の修士，1978 年，電子物理学の博士の学位を取得した。1973 年から 1975 年，1978 年から 1985 年にかけては東京工業大学の助手を務め，1985 年から 1995 年には埼玉大学にて助教授を務めた。1979 年から 1980 年には研究員としてテキサス州立大学に，また 1993 年から 1994 年にはイリノイ州立大学に客員教授として籍を置いた。1995 年より 2014 年まで東京工業大学の教授を務めた。2014 年より東京工業大学名誉教授，産学官連携研究員。マイクロ波回路，電磁界解析，回路網理論，符号理論，暗号理論，無線通信などの研究をしている。電子情報通信学会のフェロー，情報処理学会，電気学会などの会員，現在電子情報通信学会会計理事，IEEE MTT-S, Japan Chapter Chair, APMC 国内委員長など歴任。