

## 部品内蔵基板設計データフォーマットの開発

友景 肇<sup>†a)</sup> 川瀬 英路<sup>††b)</sup>

## A New Data Format FUJIKO for Designing Device Embedded Substrates

Hajime TOMOKAGE<sup>†a)</sup> and Hidemichi KAWASE<sup>††b)</sup>

あらまし プリント基板内部に電子部品を内蔵した部品内蔵基板は、基板内部で三次元に部品が配置され接続された三次元実装の一形態である。従来の多層プリント基板を製造する場合は異なり製造工程で電子部品を内蔵するので、三次元の座標点を規定し、接続情報、搭載する部品形状など保持するデータフォーマットが必要となる。従来の GERBER データに代わる、新しいデータフォーマット「FUJIKO」を開発した。このデータフォーマットを用いることによって、基板設計後の製造工程で必要となるデータを信頼性高く高速に転送することが可能となる。

キーワード 部品内蔵基板、三次元実装、データフォーマット

## 1. ま え が き

電子装置の小型化、高速化が進むとともに、電子部品の高密度実装の要求が高まっている。複数の電子部品を用いてシステムを形成する SiP (System in a Package) 技術は、異種のデバイスを実装することによって短期間に多機能システムを開発できることから、今後ますます応用が広がると考えられている [1]。

複数の IC チップを基板上に多段に積層する SiP は、三次元実装 (3D integration) と呼ばれ、特にシリコン貫通電極 TSV (through silicon via) を用いた接続方式が高速伝送特性に優れているため、広く研究されている [2]。

一方、多層基板の内部に能動部品 (active device) や受動部品 (passive device) を埋め込む部品内蔵基板 (device embedded substrate) は、基板内部で部品が三次元に接続された三次元実装の一つの形態である。部品を埋め込んだ後で、表面に配線層が形成され、部品が表面実装される。図 1 に示すように、能動部品、

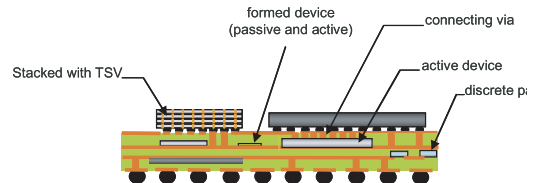


図 1 部品内蔵基板を用いた三次元実装

Fig. 1 3D integration with a device embedded substrate.

受動部品、及び作り込みによる素子 (formed device) が内蔵され、表面には多段積層などの SiP 技術でシステムが構成される。多段積層のチップを高層のビルディングにたとえれば、基板は地下部分に対応し、部品内蔵基板は、三次元的に建設された地下街に対応している。

一般的な多層基板の設計は、フロアプランから各層での配線路の設計と層間をつなぐビア設計からなり、二次元データを厚さ方向に拡張したものになっている。しかし、内部に電子部品が埋め込まれ、接続されている基板を製造するためには、二次元データでは接続点を規定することができない場合がある。そのため、回路シミュレーションができないだけでなく、基板の製造装置、検査装置に入力するデータを作れない場合がある [3]。このような問題を解決することを目的として、三次元のデータフォーマット開発を行った。このフォーマットは、日本電子回路工業会 (JPCA) で規

<sup>†</sup> 福岡大学工学部電子情報工学科, 福岡市

Department of Electronics Engineering and Computer Science, Faculty of Engineering, Fukuoka University, 8-19-1 Nanakuma, Jonan-ku, Fukuoka-shi, 814-0180 Japan

<sup>††</sup> テイレックス・テクノロジー株式会社, 東京都

Keirex Technology Inc., 1-1-26 Irifune, Chuo-ku, Tokyo, 104-0042 Japan

a) E-mail: tomokage@fukuoka-u.ac.jp

b) E-mail: kawase@keirex.com

格化され、国内の CAD ベンダーで使われ始めている。

本論文では、まずデータフォーマット開発に至った経緯から述べる。

## 2. 部品内蔵基板規格 EB01

基板内部に能動部品や受動部品を埋め込み、表面に配線層を有する部品内蔵基板は、携帯端末などの小型化だけでなく車載モジュールなど高信頼性への応用が考えられている [4]。学会活動として、2007 年 4 月にエレクトロニクス実装学会 (JIEP) に EPADs (Embedded Passive and Active Devices) 研究会が作られた。これは、大学と産業界が一緒になって、部品内蔵基板の設計、製造、試験について議論する場となっている [5]。また、プリント配線板業界で組織されている日本電子回路工業会 (JPCA) は、2008 年 3 月に部品内蔵基板規格部会を組織した。これは、部品内蔵基板を産業として大きくするために必要となる、構造や語句の統一、信頼性試験方法などの標準化を目指したものであった。更に、国際標準化を推進することによって、この分野で世界のイニシアチブをとることも目的とした。

2008 年 6 月に世界で初めてとなる部品内蔵基板規格書 EB01 が発行され、その後、毎年改訂が行われ、2011 年 6 月には EB01 (Edition 4) が発行された [6]。基板に内蔵された部品と配線層との接続信頼性を試験するために SIPOS.TEG を用いた信頼性試験方法も記載されている。また、2009 年 12 月には世界電気標準会議 IEC での投票で PAS (Publicly Available Specification) レベルで EB01 が国際標準となった。

基板内部に能動部品が配置され、パッドがビアを介して接続された場合、接続点は基板の配線層上にはないため、特別に接続点を定義する必要がある。図 2 にその一例を示す。能動部品 1 が L2 に配置され、ビア接続によって L1 層と接続されている。この接続点は、

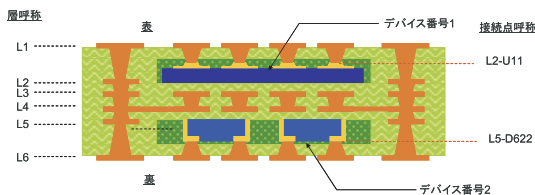


図 2 部品内蔵基板内の接続点の定義

Fig. 2 Definition of interconnection points in the device embedded substrate.

基板設計データにはないが、製造工程ではチップとの接続を行う大事な点である。これまで、この点を定義する規格がなかったため、EB01 では、この接続点を以下のように規定する。

まず、部品内蔵基板の表裏を定義する。表面に実装される部品の占有面積が大きい方を表と定義する。ただし、例外として、基板がメインボードに二次実装される場合には、実装される面を裏面とする。表の面から、配線層の呼称を L1, L2, L3 と定義する。図中の能動部品 1 は、L2 層上に設置されて、接続パッドは表側にあるので、上向き (upward) として U を付け、L1 層と接続するので、L2-U11 と定義する。最後の 1 はデバイスの呼称で、2 けたで表されることもある。

図 2 中の受動部品 2 は、L5 層に配置され、下向き (downward) に L6 層と接続するので、L5-D622 と書く。最後の 22 は、部品を識別するための呼称番号である。

部品内蔵基板製造に必要な部品と基板との接続点を規定できるようになったが、これを設計データとして保持するデータフォーマットは存在しなかった。そこで、新たなデータフォーマット開発を行った。

## 3. 三次元データフォーマット FUJIKO

通常のプリント基板は、設計後 GERBER 形式で製造工程にデータが渡される。GERBER データは、二次元の丸または四角図形の連続であり、三次元構造を記述することができない。また、製造装置ごとに少しずつ記述形式が異なっているため、基板製造メーカーも保有する装置により受け取ることでできるデータが異なる場合がある。言語でたとえれば、各社で方言が使われており、誰でも理解できる標準語が必要となる。そこで、三次元の SiP 構造も記述できるデータフォーマットの開発を始め、2011 年に FUJIKO Ver.1.0 が完成した。FUJIKO データは、完全三次元の接続情報と座標情報を持ち、内蔵される電子部品の形状や接続点も記述できる。したがって、熱や電磁界シミュレーションも FUJIKO データを使うと可能となる。

FUJIKO を用いた設計から製造の工程を図 3 に示す。フロアプランから回路 CAD、機械 CAD を用いて設計されたデータを使って、基板 CAD で部品内蔵基板が設計される。従来は、設計データは GERBER, DXF 形式などで出力され、製造装置や検査装置へは CAM データに変換されて送られていた。FUJIKO を用いると、直接製造装置へデータを送ることも、FU-

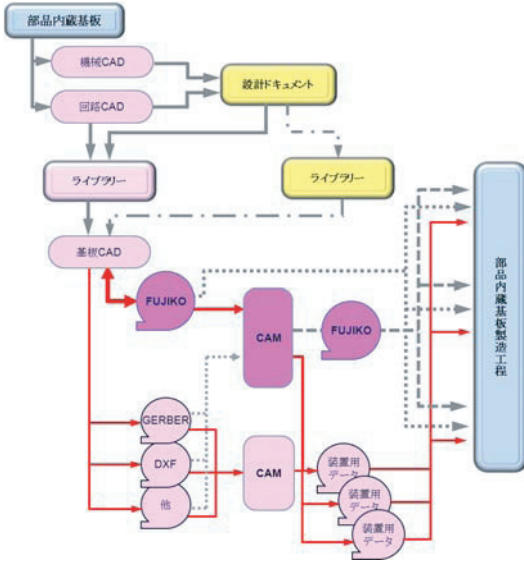


図3 FUJIKOを用いた基板設計プロセス  
Fig. 3 Design process with the data format FUJIKO.

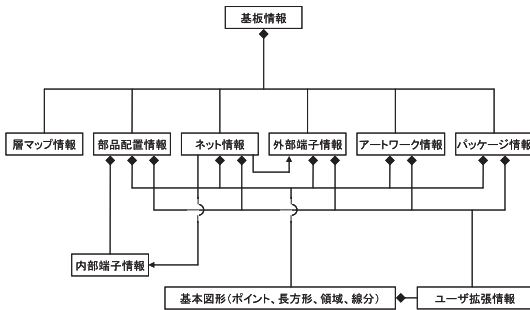


図4 基板データ構造  
Fig. 4 Data structure for substrates.

JIKO の CAM データに変換された後に装置に送ることも可能である。FUJIKO は CAM に必要な三次元情報を保持している。

データフォーマットは、基板データと定義データから成り、基板データにはネット情報、外部端子情報、部品配置情報などが含まれる。それらをまとめて図4に示す。また定義データは、図5に示すように、層定義、ビア定義、部品定義などで基本図形の組み合わせで作られている。記述方式は XML 形式であり、バージョンと単位系、及びビアの定義は、以下のように記述する。

```
<SIP version="1.0" scale="mm" >
  <Via diameter="
    <TopLayer
```

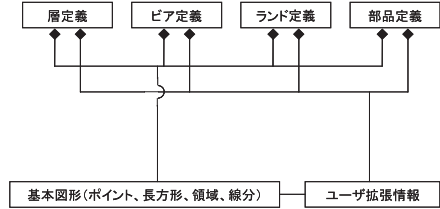


図5 部品データ構造  
Fig. 5 Data structure of devices.

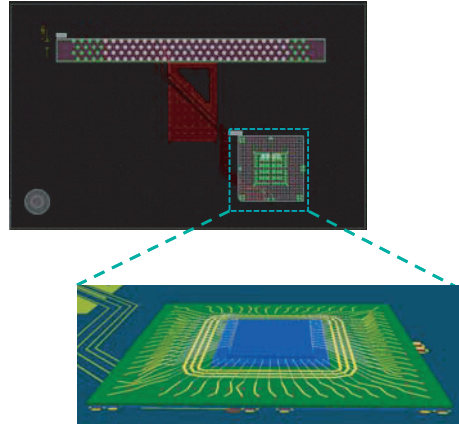


図6 ベンチマークに用いた基板とパッケージ  
Fig.6 Package on a substrate for bench marking of data format.

```
<CutLayer horizontal="0.2" vertical="0.2"
  color="#66FFFF" />
<BottomLayer horizontal="0.3"
  vertical="0.3" color="#66FFF" />
```

ここで、1行目はバージョンと単位系を表している。また2行目以降は、ビアの定義である。

図6に示すプリント基板と基板上に部品内蔵基板を実装した場合を考え、他のフォーマットとのベンチマークを行った。基板は、4層でサイズは114×72mm<sup>2</sup>、また基板上のパッケージは2段のチップ積層したものでワイヤボンディングで接続されている。これをFUJIKOとODBGフォーマットとで既述した場合、それぞれ7,185行と14,470行となり、FUJIKOの方が約50%プログラムサイズが小さくなった。

#### 4. 部品内蔵基板規格 EB02

JPCA では、EB01で規定した内蔵部品の接続点が記述できる三次元の設計データフォーマットを規格化する新たな規格書 EB02 を 2011 年 11 月に発行し

た[7]。これは、FUJIKO Ver.1.0 を、JPCA 規格とするものである。また、2012 年中に、ケイレックス・テクノロジー（株）、（株）ワイ・ディ・シー、（株）図研の基板 CAD に FUJIKO が実装される予定である。これによって、日本の基板設計 CAD の出力形式が FUJIKO で統一され、異なる CAD 間でのデータの受渡しが可能となる。しかし、それ以上に FUJIKO 誕生の意味は大きい。

CAD で設計されたデータは、CAM データや検査データ、電気試験データに変換されるが、CAD データがそのまま CAM 側へ渡されることはない。設計のノウハウが CAD データには含まれているためである。したがって、GERBER 形式のような制限されたデータが渡される。不足する情報を補うために、例えば検査装置側で、CAD での再設計が行われることがあり、検査プログラム作成に時間を要していた。しかし、FUJIKO データを使えば、設計データは設計ノウハウを開示することなしに必要なデータだけを直接製造装置へ送ることができ、短期間での試験が可能となる。これは、コスト削減になるだけでなく、企業の競争力を高めることにつながる。

## 5. む す び

部品内蔵基板を含む三次元実装設計のために開発したデータフォーマットについて説明した。設計データから短時間で製造装置や検査装置を動かすことができ、高い信頼度の製品開発を可能とする。

最後に、本研究は文部科学省福岡県地域イノベーションクラスター事業「半導体実装プラットフォームの研究開発」プロジェクトで行ったことを付記するとともに、開発に協力頂いた（株）ワイ・ディ・シーの松岡宏志氏ほかに感謝の意を表します。

## 文 献

- [1] 畑田賢造, システム機能実装のすべて, 工業調査会, 1997.
- [2] 嶋田勇三, “先端実装技術の動向と今後の展望,” 信学論 (C), vol.J88-C, no.11, pp.827-838, Nov. 2005.
- [3] 友景 肇, “高周波 SiP の設計と評価・解析技術,” 信学論 (C), vol.J89-C, no.11, pp.751-760, Nov. 2006.
- [4] 配線板製造技術委員会, “部品内蔵基板の現状と展望,” エレクトロニクス実装学会, vol.11, no.1, pp.14-18, 2008.
- [5] 配線板製造技術委員会, “EPADs プロジェクト活動報告,” エレクトロニクス実装学会, vol.10, no.1, pp.11-13, 2007.
- [6] 日本電子回路工業会, “部品内蔵基板規格 JPCA-EB01 (Edition 4),” 2011.
- [7] 日本電子回路工業会, “部品内蔵基板規格 JPCA-EB02

(Edition 1),” 2011.

(平成 24 年 1 月 31 日受付, 4 月 4 日再受付)



友景 肇 (正員)

1977 九大・電気卒。1982 同大学院博士課程了。工博。1982 福岡大学講師, 1985 同大助教授, 1987 スタンフォード大学客員研究員, 1982 福岡大学教授。カーボン系材料の評価とデバイス応用, 高周波 SiP 設計・評価に従事。2009~2011 エレクトロニクス実装学会会長。現在, JPCA 部品内蔵基板規格部会長。



川瀬 英路 (正員)

1982 東海大・原子力卒。1984 同大学院応用理学修士課程了。1994 より半導体設計用 CAD 開発に従事。また、同時に半導体パッケージ設計用 CAD 開発, 半導体製造装置用標準フォーマット開発にも従事。現在, SiP 設計・製造用プログラムの開発に従事。